

MARCIN PAWLAK

Kielce University of Technology
al. Tysiąclecia Państwa Polskiego 7
25-314 Kielce, Poland
e-mail: m.pawlak@tu.kielce.pl

MODELING OF BOOST DC/DC PULSE CONVERTER WITH REGARD OF CONDUCTION POWER LOSSES FOR CONTINUOUS CURRENT MODE

Abstract

Boost DC/DC pulse converter structure with regard to conduction power losses for Continuous Current Mode has been analyzed in the paper. Simplified model of converter which takes into account the nonlinearity of the static characteristic switches was used for theoretical analysis. The models of the transistor and diode whose static characteristic are modeled as in series connection ideal electronic switch, the constant voltage source and dynamic effective resistance have been used. The dynamic losses of powers occurring in the switching process of electronic switches were not captured in the work. The proposed model of the converter has the use in the case, when it works at low switching frequencies, when the losses of switching are considerably smaller than the losses of conductivity. This kind of model is useful, particularly in the case of the converter supplied the low voltage, when the voltages loss on electronic switches is significant. Analysis was performed for Continuous Current Mode (CCM) with voltage step up. Results of theoretical analysis have been presented and were verified by simulation. TCAD circuit simulator was used for simulation. Simulations confirm results of theoretical analysis.

Keywords: switching mode power converter, boost converter, energy efficiency, voltage gain

1. Introduction

The current work on the structures of impulse converters DC/DC focus mainly on issues such as obtaining high performance processing power with minimizing their size, high-quality output voltage being evident as a small ripple in its actual value and good dynamics involving the rapid tuning of the inverter system to new operating conditions [1]. Solving problems presented above requires formulating models of converters components that take into account physical phenomena occurring during the work of the inverter [3]. It becomes important to analyze all components of power losses [1].

The article uses a transistor and diode models [3] to determine the power losses occurring in the states of conduction. At this stage of work losses of dynamic connectors were not dealt with, thus solutions obtained are adequate for converters operating at a relatively low frequency.

2. Converter modeling with the power losses

In the process of conduction we may observe voltage dropping on electronic connectors that cause corresponding losses of power. Voltage drops can be described by their non-linear voltage-current

characteristics approximated in this work as linear sections including threshold voltage and finite incremental conductance [3]. This way of modeling allows for analytical solutions describing the work of the inverter circuit.

2.1. Converter equivalent circuit

The modeling assumes that:

- electronic connectors are modeled as a series connection of an ideal electronic switch, voltage source and the dynamic resistance;
- converter reactance elements are ideal without active electric power losses – magnetic coil resistances are zero, and capacitors show no leakage of charge;
- pulse converter system is dissipative, which means that the energy efficiency is smaller than unity;
- capacity occurring in the converter circuit (Figs. 1–3) are of such high value that stability of the voltage during PWM operation can be assumed, which gives possibility of replacing it with the voltage sources.

Figure 1 shows a schematic diagram of the voltage boost converter. The basis of its action is discussed in the papers [3–6].

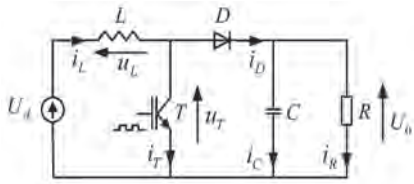


Fig. 1. The structure of the boost converter

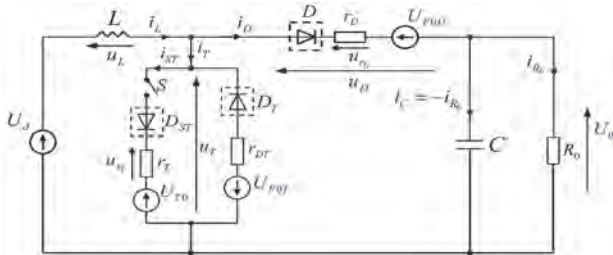


Fig. 2. Equivalent circuit diagram of the boost converter taking into account of the nonlinearity of the static characteristic switches

The boost DC/DC converter equivalent circuit is shown in Figure 2. The adopted scheme takes into account the simplified nonlinearity of the static characteristics switches, such as transistor and diode. Diode symbol appearing in Figure 2 stands for an ideal diode [2, 4]. Figure 3 contains an alternate scheme corresponding to different states of the converter work operating on constant current mode of diode connector.

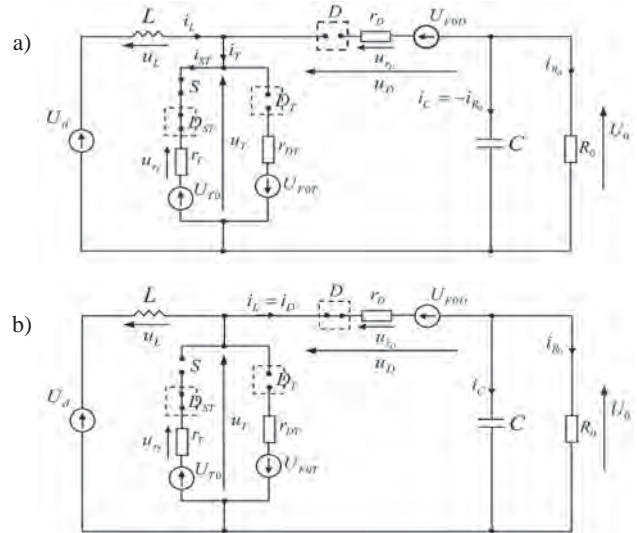


Fig. 3. Equivalent circuits corresponding to the boost converter operating modes

2.2. Description of the inverter in the time domain

Mathematica package and alternate diagrams of converter were used to prepare a mathematical model which is shown in Figure 3. The resulting mathematical description of the converter consists of a set of expressions presenting analytical form of instantaneous value voltage and currents of different components of the converter.

The parameter k present in the expressions states for PWM duty cycle and equals:

$$k = \frac{t_{on}}{T} = t_{on} \cdot f \quad (1)$$

where: t_{on} – transistor switching time, $T = \frac{1}{f}$ – PWM period, f – PWM carrier frequency.

The course of the instantaneous value of the transistor current is described by the expression

$$i_T(t) = \begin{cases} \frac{1}{r_T} \cdot (U_d - U_{T0}) + \left(I_{Lmin} - \frac{1}{r_T} \cdot (U_d - U_{T0}) \right) \cdot e^{-\frac{t}{\tau_T}} & \text{for } kT \geq t \geq 0 \\ 0 & \text{for } T \geq t > kT \end{cases} \quad (2)$$

where: τ_T stands for the time constant of the series $r_p L$ and is:

$$\tau_T = \frac{L}{r_T} \quad (3)$$

The average values of current and voltage were calculated for the modulation period, assuming that there is a steady-state current and voltage of converter circuit.

The average current of the transistor can be determined from the formula:

$$I_T = \frac{1}{T} \cdot \int_0^{kT} i_T(t) \cdot dt \quad (4)$$

The course of the instantaneous voltage of the transistor is expressed:

$$u_T(t) = \begin{cases} U_d + (I_{L\min} \cdot r_T - (U_d - U_{T0})) \cdot e^{\frac{-t}{\tau_T}} & \text{for } kT > t \geq 0 \\ U_d - (U_d - U_{F0D} - U_0 - I_{L\max} \cdot r_D) \cdot e^{\frac{-(t-kT)}{\tau_D}} & \text{for } T \geq t \geq kT \end{cases} \quad (5)$$

where: τ_D stands for the time constant of the series connection r_D , L and is:

$$\tau_D = \frac{L}{r_D} \quad (6)$$

The course of the instantaneous current of the diode describes the relationship:

$$i_D(t) = \begin{cases} 0 & \text{for } kT > t \geq 0 \\ \frac{1}{r_D} \cdot (U_d - U_{F0D} - U_0) + \left(I_{L\max} - \frac{1}{r_D} \cdot (U_d - U_{F0D} - U_0) \right) \cdot e^{\frac{-(t-kT)}{\tau_D}} & \text{for } T \geq t \geq kT \end{cases} \quad (7)$$

The average diode current can be calculated from the formula:

$$I_D = \frac{1}{T} \cdot \int_{kT}^T i_D(t) \cdot dt \quad (8)$$

The course of the instantaneous voltage across the diode describes the expression:

$$u_D(t) = \begin{cases} U_d - U_0 + (I_{L\min} \cdot r_T - (U_d - U_{T0})) \cdot e^{\frac{-t}{\tau_T}} & \text{for } kT > t \geq 0 \\ U_d - U_0 - (U_d - U_{F0D} - U_0 - I_{L\max} \cdot r_D) \cdot e^{\frac{-(t-kT)}{\tau_D}} & \text{for } T \geq t \geq kT \end{cases} \quad (9)$$

The course of the instantaneous inducing current value is determined by the relationship:

$$i_L(t) = \begin{cases} \frac{1}{r_T} \cdot (U_d - U_{T0}) + \left(I_{L\min} - \frac{1}{r_T} \cdot (U_d - U_{T0}) \right) \cdot e^{\frac{-t}{\tau_T}} & \text{for } kT \geq t \geq 0 \\ \frac{1}{r_D} \cdot (U_d - U_{F0D} - U_0) + \left(I_{L\max} - \frac{1}{r_D} \cdot (U_d - U_{F0D} - U_0) \right) \cdot e^{\frac{-(t-kT)}{\tau_D}} & \text{for } T \geq t > kT \end{cases} \quad (10)$$

The average inducing current can be calculated from the formula:

$$I_L = I_T + I_D \quad (11)$$

The course of the instantaneous voltage across the inductance is:

$$u_L(t) = \begin{cases} (U_d - U_{T0} - I_{L\min} \cdot r_T) \cdot e^{\frac{-t}{\tau_T}} & \text{for } kT > t \geq 0 \\ (U_d - U_{F0D} - U_0 - I_{L\max} \cdot r_D) \cdot e^{\frac{-(t-kT)}{\tau_D}} & \text{for } T \geq t \geq kT \end{cases} \quad (12)$$

The average inducing voltage can be obtained from the relationship:

$$U_L = \frac{1}{T} \cdot \int_0^T u_L(t) \cdot dt = 0 \quad (13)$$

The maximum value of inducing current can be determined comparing the average value of diode current to the average value of load current, ie:

$$I_D = \frac{U_0}{R} \quad (14)$$

and equals:

$$I_{L\max} = \frac{\left(L \cdot \left(1 - e^{-\frac{(1-k)T}{\tau_D}} \right) - (1-k) \cdot T \cdot r_D \right) \cdot (U_d - U_{F0D} - U_0)}{r_D^2} + \frac{U_0 \cdot T}{R_0} \quad (15)$$

$$\tau_D \cdot \left(1 - e^{-\frac{(1-k)T}{\tau_D}} \right)$$

The minimum value of the inductor current is:

$$I_{L\min} = \frac{T \cdot r_D^2 \cdot \frac{U_0}{R_0} \cdot e^{-\frac{(1-k)T}{\tau_D}} + \left(\left(1 - e^{-\frac{(1-k)T}{\tau_D}} \right) \cdot L - (1-k) \cdot T \cdot r_D \cdot e^{-\frac{(1-k)T}{\tau_D}} \right) \cdot (U_d - U_{F0D} - U_0)}{\left(1 - e^{-\frac{(1-k)T}{\tau_D}} \right) \cdot L \cdot r_D} \quad (16)$$

The average value of the input current, equal to the average inductor current is:

$$I_d \cong I_L = \frac{\left(1 - e^{-\frac{(1-k)T}{\tau_D}} \right) \cdot L \cdot r_D \cdot I_{L\max} + \left((1-k) \cdot r_D \cdot T - \left(1 - e^{-\frac{(1-k)T}{\tau_D}} \right) \cdot L \right) \cdot (U_d - U_{F0D} - U_0)}{T \cdot r_D^2} +$$

$$+ \frac{\left(L + (k \cdot T \cdot r_T - L) \cdot e^{\frac{k \cdot T}{\tau_T}} \right) \cdot (U_d - U_{T0}) - \left(1 - e^{\frac{k \cdot T}{\tau_T}} \right) \cdot L \cdot r_T \cdot I_{L\min}}{T \cdot r_T^2} \cdot e^{-\frac{k \cdot T}{\tau_T}} \quad (17)$$

The average value of output voltage U_0 can be calculated from the formula:

$$\int_0^{kT} u_L(t) \cdot dt = - \int_{kT}^T u_L(t) \cdot dt \quad (18)$$

The average input power can be calculated as:

$$P_d = U_d \cdot I_L \quad (19)$$

and the average output power, as follows:

$$P_0 = U_0 \cdot I_0 = \frac{U_0^2}{R_0} \quad (20)$$

Using equations (19) and (20) the converter efficiency can be determined according to the relation:

$$\eta = \frac{P_0}{P_d} \quad (21)$$

In order to verify the correctness of the converter model the test was carried out, in which it was assumed that the voltage sources modeling drops in voltage for electronic conductors are zero, and the dynamic resistance tends to zero. Analytical relationships describing the voltage and current of the converter were found to be similar to those obtained from the converter with ideal electronic connectors presented in [3–6].

Figure 4 shows time patterns of the transistor voltage, diode voltage and the inducing current voltage, for constant current diode connector obtained from the formulated analytical relationships. It was assumed that the duty factor of PWM wave is $k = 0.4$.

The parameters of the converter:

$$U_d = 15 \text{ V}, U_{FOD} = 0.7 \text{ V}, U_{TO} = 0 \text{ V}, R_0 = 6 \Omega, f = 10 \text{ kHz}, L = 50 \mu\text{H}, r_D = r_T = 0.1 \Omega$$

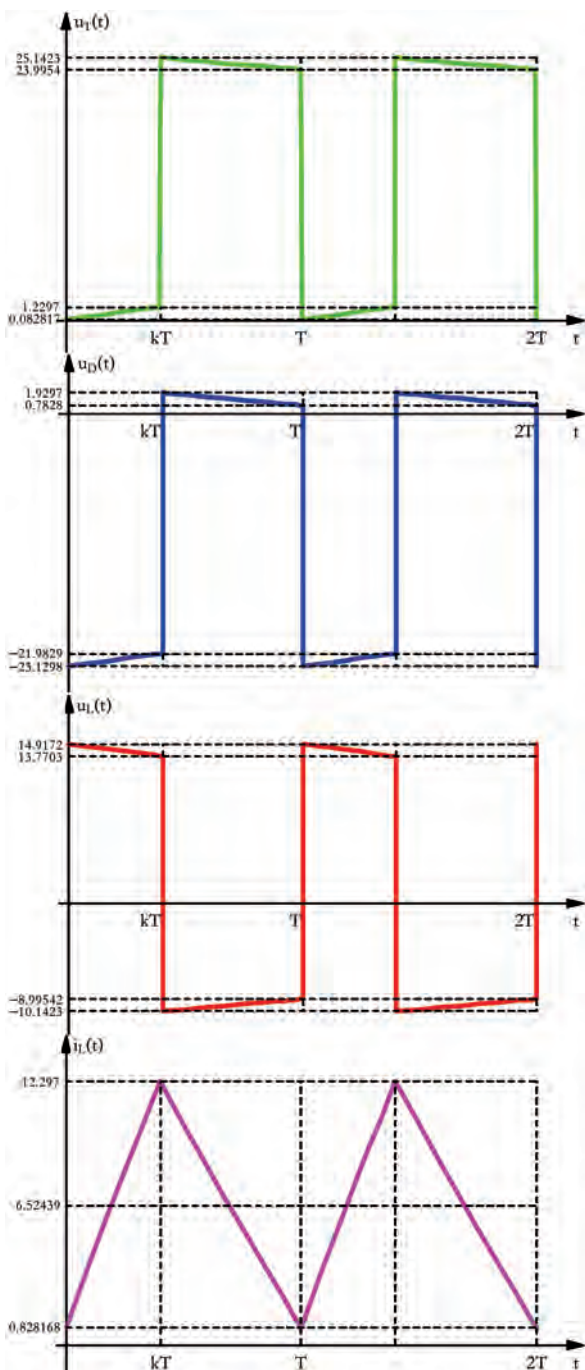


Fig. 4. Voltage and current waveforms for the case of continuous diode current at the mode of voltage step up

2.3. Conduction power losses

In order to determine the conduction power losses occurring in electronic connectors and their impact on the energy conversion efficiency and to determine the effective range of increasing the output voltage

there are given the characteristics depending on duty factor PWM for the converter working CCM with parameters like in previous section.

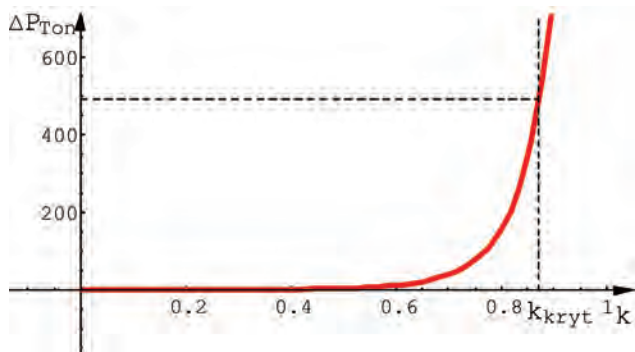


Fig. 5. Conduction power losses of the transistor vs. wave PWM duty factor

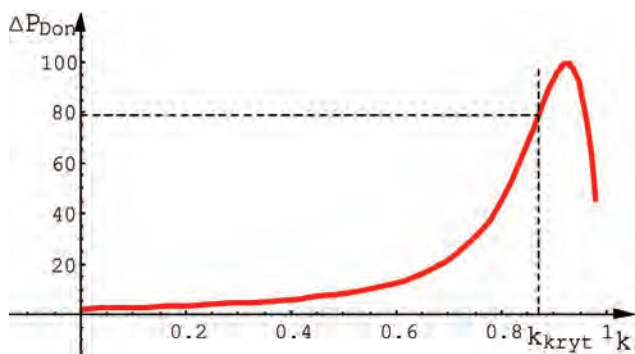


Fig. 6. Conduction power losses of the diode vs. wave PWM duty factor

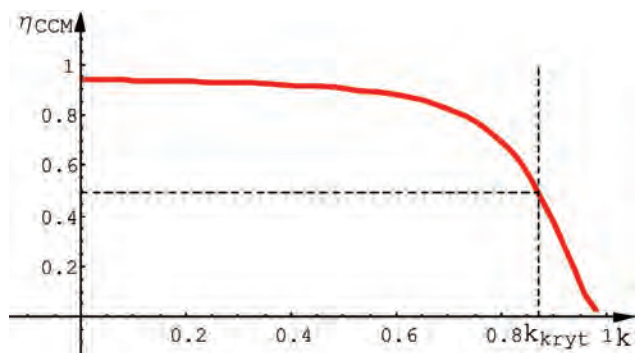


Fig. 7. Boost converter efficiency vs. wave PWM duty factor

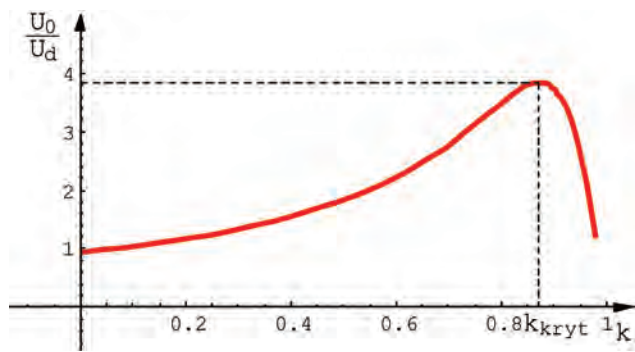


Fig. 8. Voltage step up ratio vs. wave PWM duty factor

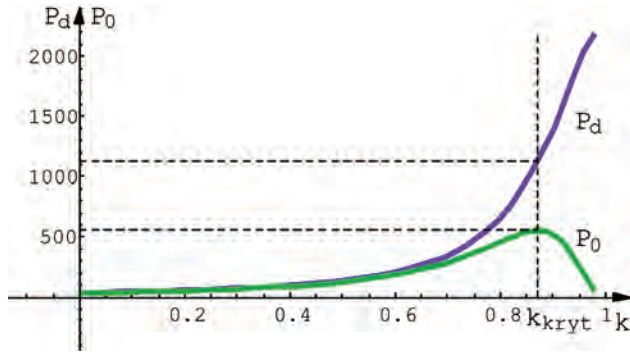


Fig. 9. Average values of input and output power vs. wave PWM duty factor

Figures 5 and 6 illustrate the conduction power losses in the transistor switch and diode. Figure 7 shows the changes in efficiency of the boost converter. Figure 8 shows the change of the voltage step up ratio and Figure 9 shows the changes in the average of input and output power of the inverter. Figure 10 shows the minimum and maximum value of continuous inductance current.

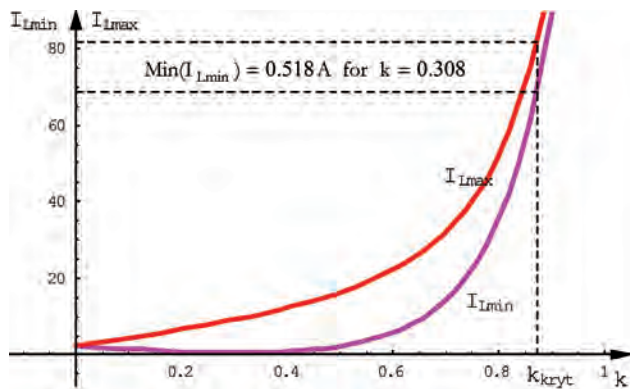


Fig. 10. Minimum and maximum values of inductance current vs. wave PWM duty factor

The characteristics received prove that the high duty cycle of PWM shows very rapid growth in the loss of the conduction power, which is manifested by a marked decreasing in the efficiency of energy conversion by the converter. Further increasing PWM duty cycle causes a decrease in the average value of output voltage. Thus, the maximum value of voltage step up ratio determines its critical value k_{kryt} . Using the converter with higher voltage step up ratio than the critical value is unjustified. The characterization and analysis make the criteria for the converter design.

3. The simulation studies

The mathematical model of the converter was verified with simulations made using TCAD.

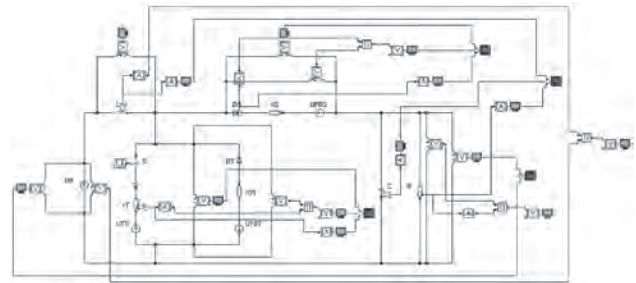


Fig. 11. Simulation diagram of boost converter

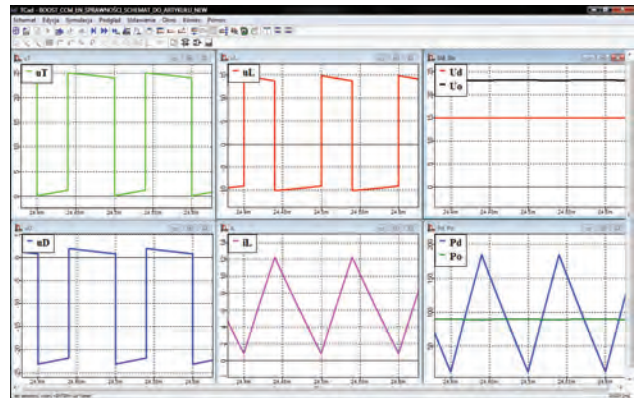


Fig. 12. Voltage and current waveforms for the case of continuous diode current at the mode of voltage step up

Figure 11 show the schematic simulation of the boost converter considered in the article. Simulation was perform for converter parameters like section 2.2. Value of the output capacitor was assigned as $C = 1000 \mu\text{F}$. Voltage and current waveforms, as shown in Figure 12 and obtained from the simulation shown in Figure 11 confirm the correctness of the mathematical analysis.

4. Conclusions

Developed mathematical relations allow to designate a set of critical values for PWM duty cycle on the basis of the assumed parameters of electronic connectors in terms of: a critical values of power loss in semiconductor switches, the minimum value of energy efficiency and critical value of increasing voltage. On the other hand, they allow to design a converter when taking into consideration conduction losses. You can, therefore, assume that they are the basis for optimizing the choice of electronic connectors used in the converter.

References

- [1] Citko T., *Energoelektronika – Układy wysokiej częstotliwości (Power Electronics-High Frequency Systems)*. WPB, Białystok 2007.
- [2] Marciniak W., *Modele elementów półprzewodnikowych (Models of semiconductor elements)*. WNT, Warszawa 1985.

- [3] Nowak M., Barlik R., *Poradnik inżyniera energoelektronika (Guidebook for power electronics engineers)*. WNT, Warszawa 1998.
- [4] Pawlak M., *Modelowanie i analiza impulsowych przekształtników DC/DC – przekształtnik obniżający i podwyższający napięcie (Modeling and analysis of buck-boost DC/DC pulse converter)*. WNITE – PIB, Radom 2010, pp. 264–273.
- [5] Tunia H., Barlik R., *Energoelektronika (Power Electronics)*. WNT, Warszawa 1994.

- [6] Tunia H., Barlik R., *Teoria przekształtników (Theory of converters)*. Oficyna Wydawnicza PW, Warszawa 2003.

The research was co-financed by the European Social Fund within the project “Invention - the potential of young researchers and knowledge/innovation transfer as support to key areas of the economy of Świętokrzyskie Province, identification number WND-POKL 08.02.01-26-020/1”

Marcin Pawlak

Modelowanie przetwornicy DC/DC podwyższającej napięcie z uwzględnieniem strat mocy przewodzenia przy ciągłym prądzie łącznika diodowego

1. Wstęp

Obecne prace nad strukturami przekształtników impulsowych DC/DC koncentrują się w głównej mierze na zagadnieniach uzyskania: wysokiej sprawności przetwarzania energii elektrycznej, minimalizacji ich gabarytów, wysokiej jakości napięcia wyjściowego objawiającego się małymi tętnieniami jego wartości chwilowej i dobrej dynamiki polegającej na szybkim dostrojeniu się układu przetwornicy do nowych warunków pracy [1]. Rozwiązywanie postawionych problemów wymaga opracowania modeli elementów składowych przetwornic pozwalających uwzględnić zjawiska fizyczne występujące w trakcie działania przetwornicy [3]. Istotne staje się przeanalizowanie wszystkich składników strat mocy [1].

W artykule wykorzystano modele tranzystora i diody [3] umożliwiające określenie strat mocy występujących w stanach ich przewodzenia. Na obecnym etapie pracy nie ujęto strat dynamicznych łączników, stąd otrzymane rozwiązania są adekwatne dla przetwornic pracujących przy relatywnie niskiej częstotliwości.

2. Modelowanie przetwornicy z uwzględnieniem strat mocy przewodzenia

Na rzeczywistych łącznikach elektronicznych w trakcie ich przewodzenia występują spadki napięcia, które są przyczyną odpowiadających im strat mocy. Spadki napięć opisują ich nieliniowe charakterystyki napięciowo-prądowe, które w pracy aprok-

symowano odcinkami liniowymi z uwzględnieniem napięcia progowego i skończonej konduktancji przyrostowej [3]. Przyjęty sposób modelowania pozwala uzyskać rozwiązania analityczne opisujące działanie obwodów przetwornicy.

2.1. Układ zastępczy przetwornicy

W modelowaniu założono, że:

- łączniki elektroniczne modelowane są, jako szeregowo połączenie idealnego łącznika elektronicznego, źródła napięcia stałego i rezystancji dynamicznej;
- elementy reaktancyjne przetwornicy są idealne: nie występują w nich straty mocy czynnej elektrycznej – rezystancje cewek magnetycznych są zerowe, a kondensatory nie wykazują upływności ładunku;
- przetwornica impulsowa jest układem stratnym, co oznacza, że współczynnik sprawności energetycznej jest mniejszy od jedności;
- pojemności występujące w obwodach przetwornicy (rys. 1–3) mają na tyle duże wartości, że można założyć stałość ich napięć w okresie modulacji PWM, co pozwala na zastąpienie ich źródłami napięciowymi.

Na rysunku 1 przedstawiono schemat ideowy przetwornicy podwyższającej napięcie. Podstawy jej działania zostały omówione w pracach [3–6].

Układ zastępczy przetwornicy DC/DC podwyższającej napięcie pokazano na rysunku 2. Przyjęty schemat uwzględnia w uproszczony sposób nieliniowości

charakterystyk statycznych łączników elektronicznych, tj. tranzystora i diody. Symbol diody występujący na rysunku 2 oznacza diodę idealną [2, 4]. Na rysunku 3 zamieszczono schematy zastępcze odpowiadające poszczególnym stanom pracy omawianej przetwornicy, pracującej w trybie z ciągłym prądem łącznika diodowego.

2.2. Opis działania przekształtnika w dziedzinie czasu

W opracowaniu modelu matematycznego wykorzystano pakiet Mathematica oraz schematy zastępcze przekształtnika przedstawiono na rysunku 3. Otrzymany opis matematyczny przekształtnika składa się z zestawu wyrażeń, które podają postać analityczną przebiegów wartości chwilowych napięcia i prądów poszczególnych elementów przetwornicy.

Parametr k występujący w wyrażeniach oznacza współczynnik wypełnienia fali PWM i jest określony wzorem (1). Przebieg wartości chwilowej prądu tranzystora opisuje wyrażenie (2).

Wartości średnie prądów i napięć obliczono za okres modulacji przy założeniu, że występuje stan ustalony prądów i napięć obwodów przetwornicy. Wartość średnią prądu tranzystora można wyznaczyć z zależności (4), a przebieg wartości chwilowej napięcia na tranzystorze ze wzoru (5). Przebieg wartości chwilowej prądu diody opisuje zależność (7). Wartość średnią prądu diody można wyliczyć ze wzoru (8). Przebieg wartości chwilowej napięcia na diodzie opisuje wyrażenie (9). Przebieg wartości chwilowej prądu indukcyjności określa zależność (10). Wartość średnią prądu indukcyjności można wyznaczyć z zależności (11), a przebieg wartości chwilowej napięcia na indukcyjności określa (12). Wartość średnią napięcia indukcyjności można otrzymać z zależności (13). Podczas gdy maksymalną wartość prądu indukcyjności można wyznaczyć z przyrównania wartości średniej prądu diody z wartością średnią prądu obciążenia. Minimalna wartość prądu cewki można wyznaczyć ze wzoru (16), a wartość średnią prądu źródła równą wartości średniej prądu cewki z (17). Wartość średnią napięcia wyjściowego U_0 można wyliczyć z zależności (18). Wartość średnią mocy wejściowej można wyznaczyć z (19), zaś wartość średnią mocy wyjściowej z (20). Wykorzystując zależności (19) i (20) można wyznaczyć współczynnik sprawności przekształtnika zgodnie z zależnością (21).

W celu weryfikacji poprawności opracowanego modelu przetwornicy przeprowadzono test, w którym przyjęto, że źródła napięć modelujące spadki napięć na przewodzących łącznikach elektronicznych są ze-

rowe, zaś ich rezystancje dynamiczne dążą do zera. Związki analityczne opisujące napięcia i prądy przekształtnika okazały się być zbliżone do otrzymanych dla przypadku przekształtnika z idealnymi łącznikami elektronicznymi przedstawionymi w pracach [3–6].

Rysunek 4 prezentuje przebiegi czasowe napięcia tranzystora, napięcia diody oraz napięcia i prądu indukcyjności, dla przypadku ciągłego prądu łącznika diodowego uzyskane na podstawie opracowanych związków analitycznych. Założono, że współczynnik wypełnienia fali PWM wynosi $k = 0,4$.

2.3. Straty mocy przewodzenia

W celu wyznaczenia strat mocy przewodzenia występujących w łącznikach elektronicznych i ich wpływu na sprawność przetwarzania energii elektrycznej oraz określenia efektywnego zakresu podwyższania napięcia wyjściowego, podano charakterystyki zależne od współczynnika wypełnienia fali PWM dla parametrów przekształtnika jak w rozdziale poprzednim pracującego w trybie CCM.

Rysunki 5 i 6 ilustrują odpowiednio straty mocy czynnej w łączniku tranzystorowym i diodowym. Na rysunku 7 prezentowane są zmiany współczynnika sprawności przetwornicy. Rysunek 8 przedstawia zmiany współczynnika podwyższania napięcia wyjściowego zaś rysunek 9 obrazuje zmiany wartości średniej mocy wejściowej i wyjściowej w przekształtniku. Rysunek 10 obrazuje wartości minimalną i maksymalną ciągłego prądu indukcyjności.

Z otrzymanych charakterystyk wynika, że dla wysokich wartości współczynnika wypełnienia fali PWM widoczny jest bardzo szybki wzrost strat mocy przewodzenia, który objawia się wyraźnym spadkiem współczynnika sprawności przetwarzania energii przez przetwornicę. Dalsze zwiększanie współczynnika wypełnienia fali PWM powoduje spadek wartości średniej napięcia wyjściowego. Zatem maksimum funkcji współczynnika podwyższania napięcia wyjściowego określa jego wartość krytyczną. Sterowanie przetwornicy przy współczynniku wypełnienia większym od krytycznego jest nieuzasadnione. Przedstawione charakterystyki oraz ich analiza stanowią kryterium do projektowania przetwornicy.

3. Badania symulacyjne

Opracowany model matematyczny przetwornicy został zweryfikowany symulacjami wykonanymi przy użyciu symulatora TCAD. Rysunek 11 przedstawia schemat symulacyjny rozważanej przetwornicy. Do symulacji przyjęto parametry przetwornicy z rozdziału 2.2 oraz dodatkowo założono, iż pojemność $C = 1000 \mu\text{F}$.

Przebiegi napięcia i prądu, przedstawione na rysunku 12 uzyskane w wyniku symulacji układu pokazanego na rysunku 11 potwierdzają poprawność przeprowadzonej analizy matematycznej.

4. Wnioski

Opracowane zależności matematyczne pozwalają z jednej strony wyznaczyć zestaw wartości krytycznych wielkości współczynnika wypełnienia fali PWM dla przyjętych parametrów łączników elektronicznych ze względu na: krytyczne wartości strat mocy łączników półprzewodnikowych, minimalną dopuszczalną wartość współczynnika sprawności energetycznej oraz krytyczną wartość współczynnika podwyższania napięcia. Z drugiej zaś strony umożliwiają zaprojektowanie praktyczne przetwornicy uwzględniając straty mocy przewodzenia. Można zatem przyjąć, iż stanowią one podstawę do optymalizacji doboru łączników elektronicznych przetwornicy.

„Praca współfinansowana ze środków Europejskiego Funduszu Społecznego w ramach Projektu „INWENCJA – Potencjał młodych naukowców oraz transfer wiedzy i innowacji wsparciem dla kluczowych dziedzin świętokrzyskiej gospodarki” o numerze identyfikacyjnym WND-POKL 08.02.01-26-020/1”.